

日本国特許庁
JAPAN PATENT OFFICE

2/Prior Art
1. Steps
JC927 U.S. PTO
10/025683
12/26/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年12月27日

出願番号

Application Number:

特願2000-399294

出願人

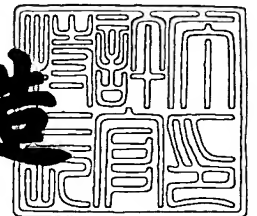
Applicant(s):

株式会社東芝

2001年 8月10日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



Inventors: Shimooka et al.
Filing Date: December 26, 2001
Attorney Docket: 290492

出証番号 出証特2001-3071546

【書類名】 特許願

【整理番号】 A000007073

【提出日】 平成12年12月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 半導体装置およびその製造方法

【請求項の数】 11

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 下岡 義明

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 松永 範昭

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100058479

 【弁理士】

 【氏名又は名称】 鈴江 武彦

 【電話番号】 03-3502-3181

【選任した代理人】

 【識別番号】 100084618

 【弁理士】

 【氏名又は名称】 村松 貞男

【選任した代理人】

 【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

半導体基板上に形成された Cu 系金属を主体とする Cu 系配線層と、この Cu 系配線層の周囲に形成された絶縁層とを具備し、前記 Cu 系金属中の硫黄の含有量は、100 原子 ppm 以上、1 原子% 以下であることを特徴とする半導体装置。

【請求項 2】

前記 Cu 系配線層は、前記絶縁層に設けられた配線パターン溝内に形成されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記配線パターン溝が設けられた前記絶縁層の硫黄の含有量は、0～1 原子% であることを特徴とする請求項 2 に記載の半導体装置。

【請求項 4】

半導体基板上に形成された Cu 系金属を主体とする Cu 系配線層と、この Cu 系配線層の周囲に形成された絶縁層とを具備し、前記 Cu 系金属中の弗素の含有量は、100 原子 ppm 以上、1 原子% 以下であることを特徴とする半導体装置。

【請求項 5】

前記 Cu 系配線層は、前記絶縁層に設けられた配線パターン溝内に形成されていることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】

前記配線パターン溝が設けられた前記絶縁層の弗素の含有量は、0～1 原子% であることを特徴とする請求項 5 に記載の半導体装置。

【請求項 7】

前記絶縁層の比誘電率が、3.0 以下であることを特徴とする請求項 1～6 のいずれか 1 項に記載の半導体装置。

【請求項 8】

半導体基板上に絶縁層を形成する工程と、

前記絶縁層に配線パターン溝を形成する工程と、

不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、

前記処理の施された前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、

前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、

前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、

前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程と

を具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子ppm以上、1原子%以下に設定されることを特徴とする半導体装置の製造方法。

【請求項9】

半導体基板上に絶縁層を形成する工程と、

前記絶縁層に配線パターン溝を形成する工程と、

前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、

前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、

前記Cu系金属層に対し、不活性雰囲気中、水素を含む雰囲気中、または真空中で熱処理を施す工程と、

前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、

前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程と

を具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子p

p m以上、1 原子%以下に設定されることを特徴とする半導体装置の製造方法。

【請求項 1 0】

半導体基板上に絶縁層を形成する工程と、

前記絶縁層に配線パターン溝を形成する工程と、

前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、

前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、

前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、

前記Cu系配線層を形成した後、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、

前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程と

を具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子p m以上、1 原子%以下に設定されることを特徴とする半導体装置の製造方法。

【請求項 1 1】

半導体基板上に絶縁層を形成する工程と、

前記絶縁層に配線パターン溝を形成する工程と、

不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、

前記処理の施された配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、

前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、

前記Cu系金属層に対し、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中において熱処理を施す工程と、

前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、

前記Cu系配線層を形成した後、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、

前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程と

を具備することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に係り、特に、Cu系配線を備えた半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

近年、大規模集積回路 (Large Scale Integrated Circuit: LSI) の多層配線材料は、Al合金からCuへと移行している。Cuは、Alに比べてバルク材の自己拡散係数が小さく、比抵抗も約35%低いことから、EM (Electro-Migration) 耐性の向上、および配線総抵抗の低減を達成することが可能である。

【0003】

しかし、Cuは、次のような欠点を有する。

(1) CuはSi中およびSiO₂中の拡散係数が大きいため、トランジスタのチャネル部に達してバンドギャップ中央に準位を形成し、電気的特性の劣化を招いてしまう。

【0004】

(2) 銅塩化物の蒸気圧が低いため、レジストをマスクとして用いた塩素原子を含むガスによるエッチング加工が困難である。

(3) Cuは腐食され易いため、細線パターンの断線や、表面に形成された絶

縁膜の膜剥がれを起こし易い。

【 0 0 0 5 】

以上の欠点のうち、(1)の欠点に対しては、Ta, TaN, TiN等のバリアメタルやSiN等の絶縁膜といった、Cuの拡散係数の小さい材料からなる層でCuを囲むことにより、拡散を抑制することが可能である。また、(2)の欠点に対しては、絶縁膜上にCuを堆積して、絶縁膜に形成した溝パターンにCuを埋め込み、絶縁膜上の余剰部分を研磨により除去するダマシーン法を用いることにより、エッチングによることなく配線を形成することが可能である。また、(3)の酸化し易いという欠点に対しては、Cu表面に水素ガスによる還元処理や薬液処理を施すことによって、酸化層を除去することにより対処することができる。

【 0 0 0 6 】

【発明が解決しようとする課題】

しかし、このような対策をとってもなお、配線周囲の絶縁膜が剥がれる現象が生じており、その原因の究明およびその対策が望まれていた。

【 0 0 0 7 】

本発明は、このような事情の下になされ、配線周囲の絶縁膜が剥がれる現象が生じることのないCu系配線を備える半導体装置、およびその製造方法を提供することを目的とする。

【 0 0 0 8 】

【課題を解決するための手段】

上記課題を解決するため、本発明は、半導体基板上に形成されたCu系金属を主体とするCu系配線層と、このCu系配線層の周囲に形成された絶縁層とを具備し、前記Cu系金属中の硫黄の含有量は、100原子ppm以上、1原子%以下であることを特徴とする半導体装置を提供する。

【 0 0 0 9 】

また、本発明は、半導体基板上に形成されたCu系金属を主体とするCu系配線層と、このCu系配線層の周囲に形成された絶縁層とを具備し、前記Cu系金属中の弗素の含有量は、100原子ppm以上、1原子%以下であることを特徴

とする半導体装置を提供する。

【0010】

これらの場合、前記半導体基板上に絶縁層が形成され、前記Cu系配線層は、前記絶縁層に設けられた配線パターン溝内に形成された、いわゆるダマシーン構造とすることが出来る。また、前記Cu系配線層または前記導電性拡散防止層と直接接する前記絶縁層の部分の硫黄または弗素の含有量は、0～1原子%とすることが出来る。

【0011】

本発明は、前記絶縁層の比誘電率が、3.0以下である場合に、特に効果的に適用することが出来る。

本発明は、以上のように構成される半導体装置の製造方法を提供する。本発明の半導体装置の製造方法には、以下の4つの態様がある。

【0012】

(1) 半導体基板上に絶縁層を形成する工程と、前記絶縁層に配線パターン溝を形成する工程と、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、前記処理の施された前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程とを具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子ppm以上、1原子%以下に設定されることを特徴とする。

【0013】

(2) 半導体基板上に絶縁層を形成する工程と、前記絶縁層に配線パターン溝を形成する工程と、前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、前記Cu系金属層に対し、不

活性雰囲気中、水素を含む雰囲気中、または真空中で熱処理を施す工程と、前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程とを具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子ppm以上、1原子%以下に設定されることを特徴とする。

【0014】

(3) 半導体基板上に絶縁層を形成する工程と、前記絶縁層に配線パターン溝を形成する工程と、前記配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、前記Cu系配線層を形成した後、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程とを具備してなり、前記Cu系金属層中の硫黄または弗素の濃度が100原子ppm以上、1原子%以下に設定されることを特徴とする。

【0015】

(4) 半導体基板上に絶縁層を形成する工程と、前記絶縁層に配線パターン溝を形成する工程と、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、前記処理の施された配線パターン溝の内面および前記絶縁層上に導電性拡散防止層を形成する工程と、前記導電性拡散防止層上にCu系金属層を形成し、前記配線パターン溝内をCu系金属で埋める工程と、前記Cu系金属層に対し、不活性雰囲気中、水素を含む雰囲気中、若しくは真空中において熱処理を施す工程と、前記配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を除去して、前記配線パターン溝内にCu系配線層を形成する工程と、前記Cu系配線層を形成した後、不活性雰囲気中、水素を含む雰囲気中、

若しくは真空中で熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施す工程と、前記Cu系配線層および前記絶縁層上に、Cu系金属の拡散を抑制可能な絶縁膜を形成する工程とを具備することを特徴とする。

【0016】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。

本発明は、Cu系配線を備えた半導体装置において、Cu系配線層の硫黄または弗素の含有量は、100原子ppm以上、1原子%以下であることを特徴とする。

【0017】

本発明におけるCu系配線は、Cu系金属からなる配線であり、Cu系金属としては、Cuに限らず、CuAg、CuPt、CuAl、CuC等の銅合金を用いることが出来る。

本発明において、このようなCu系配線を適宜囲んでCuの拡散を抑制するための導電性拡散防止層は、例えば、Ta、Ta₂N₅、TiN等により構成することが出来る。また、導電性拡散防止層に代わり、Cu系配線の上面に形成され得る絶縁性拡散防止層（Cu系金属の拡散を抑制可能な絶縁膜）としては、SiN、SiC等を用いることが出来る。

【0018】

また、硫黄または弗素量は、二次イオン質量分析法（SIMS）やフーリエ変換赤外分析法（FTIR）により分析することが可能である。なお、Cuの異常成長やCuの線膨張係数変動の要因となるのは、他の原子に結合されている硫黄元素または弗素元素ではなく、遊離の硫黄または弗素であるところ、SIMSは硫黄元素または弗素元素の総量を分析可能であり、FTIRは結合手を有する硫黄元素または弗素元素を分析可能であるので、これらを組合せることにより、本発明の対象となる遊離の硫黄または弗素量の分析が可能である。

【0019】

本発明者らは、配線周囲の絶縁膜が剥がれる現象について、その原因を究明す

べく、研究を重ねた結果、それが絶縁膜および配線における硫黄や弗素の存在によるものであることを見出した。以下、その解析結果について説明する。

【0020】

図7は、ダマシーン法により、絶縁膜に形成された溝内にCu配線を形成した場合の、絶縁膜とCu配線の界面近傍の状態を示す顕微鏡写真である。図7(a)に示すように、Cu配線パターンの端部に異常部の成長が認められた。この異常部は、工程途中の熱処理プロセスにより生じたものである。

【0021】

この異常部をエネルギー分散X線分光 (Energy Dispersive X-ray Analysis: EDX) 法やオージェ電子分光 (Auger Electron Spectroscopy: AES) 法といった分析方法で定性分析を行ったところ、硫黄 (S) とCuが検出され、硫化銅化合物が配線パターンの端部に形成されていることが明らかとなった。

【0022】

更に、この異常部の周囲では、図7(b)に示すように、絶縁膜の膜剥がれの発生している部分が認められた。剥離部分は、Cu配線パターンと絶縁性拡散防止層 (例えば、SiN膜) の界面、及び層間絶縁膜と絶縁性拡散防止層 (例えば、SiN膜) の界面である。

【0023】

この硫黄成分は、絶縁膜加工後の反応生成物の除去を目的とした処理のための薬液、Cuめっきプロセスで用いられる硫酸銅溶液、化学機械研磨 (Chemical Mechanical Polishing: CMP) プロセスの研磨液 (例えば、過硫酸アンモニウム) 等に含まれることが多いため、これらに由来するものである。

【0024】

この問題に対処することなく、半導体装置製造プロセスを進めた場合には、硫黄成分が拡散して絶縁膜中に含浸したり、配線層表面に付着したりする。その結果、工程が進むにつれて硫黄と銅が反応して硫化銅化合物を生成し、配線層上に積層される絶縁膜の剥離の原因となる。

【 0 0 2 5 】

特に、絶縁膜として、有機系塗布型絶縁膜や多孔質絶縁膜といった比誘電率 3.0 以下の低誘電率絶縁膜を用いている場合には、エッチングガスに曝された改質部分や研磨表面等が、硫黄成分を含む薬液を吸水し易いことから、積層化工程が進むにつれて硫黄が配線部分に拡散し、硫化銅化合物を形成して、配線パターンの異常成長および膜剥がれを発生する可能性が高い。

【 0 0 2 6 】

このような Cu 配線パターンの端部の異常部分の定性分析等から、含有されていた硫黄成分の濃度を見積もると、1 原子% よりも多いことが推察される。従って、現在の Cu 系配線形成プロセスを用いて、硫黄成分が局所的にでも 1 原子% より多く残留した場合には、上記の如く、Cu 系配線構造、特に Cu 系多層配線構造の形成を大きく妨げる原因になる。

【 0 0 2 7 】

また、有機系塗布型絶縁膜や多孔質絶縁膜といった低誘電率絶縁膜では、エッチングに使用される CF 系ガスの構成元素である弗素 (F) が加工時に入り込むこともある。その場合、硫黄と同様のメカニズムで弗素の拡散や反応が起こって、弗化銅化合物が形成され、膜剥がれを引き起こしてしまうこともわかった。

【 0 0 2 8 】

これに対し、本発明では、配線形成プロセス途中で硫黄成分の除去工程を行うことにより、膜剥がれを防止することが可能となった。硫黄除去工程は、絶縁層に配線パターン溝を形成する工程の後、配線パターン溝内を Cu 系金属で埋める工程の後、配線パターン溝内以外の Cu 系金属層と導電性拡散防止層の部分を除去する工程の後の少なくともいずれかの場合に行われる。

【 0 0 2 9 】

また、硫黄除去工程は、不活性雰囲気中、水素を含む雰囲気中、または真空中において、熱処理を施すか、アンモニア雰囲気中でプラズマ処理を施すか、または、アンモニア溶液処理を施すことにより行うことが出来る。熱処理温度は、200～500℃ が好ましく、水素を含む雰囲気は、水素を 1～20 体積% 含む H₂ / N₂ 混合雰囲気であるのが好ましい。

【0030】

このような硫黄除去工程により、Cu系金属配線層中の硫黄濃度を、100原子ppm以上、1原子%以下に、また、絶縁層中の硫黄濃度を、1原子%以下に制御することが出来る。

【0031】

その結果、図7に示したような、Cu配線パターンの異常、およびそれに起因する絶縁膜の剥がれは発生しない。

なお、弗素の場合も、同様の弗素除去工程により、Cu系配線層の弗素濃度を、100原子ppm以上、1原子%以下に、また、絶縁層の弗素濃度を、1原子%以下に制御することが出来る。ただし、配線パターン溝内をCu系金属で埋める工程の後には、全面にCu層が堆積されているため、弗素が除去されることはないので、弗素除去工程は行われたい。

【0032】

一方、Cu配線上の絶縁膜が剥がれる他の原因として、Cuとその周囲の層間絶縁膜との線膨張係数の相違が考えられる。一般的に、絶縁膜の線膨張係数は $1 \times 10^{-6} \sim 1 \times 10^{-5} [K^{-1}]$ 程度と予測されるのに対し、Cu等の金属材料のそれは、約 $1.5 \times 10^{-5} \sim 4 \times 10^{-5} [K^{-1}]$ と大きい。この線膨張係数の差が大きいほど、プロセス中の熱工程における体積変化による不整合のため、膜剥がれを起こす可能性が高い。そのため、硫化銅化合物が生じなくても、この原因によってCu多層配線構造の積層化が妨げられる。

【0033】

図8は、Cu配線形成プロセスから硫黄成分が混入すると考えられる工程を可能な限り排除して作製した試料のCu配線断面を示す写真図である。この試料中のCu配線における硫黄濃度は100原子ppm未満と推察される。

【0034】

具体的なCu配線形成プロセスでは、配線パターン溝形成後の反応生成物除去を目的とした、絶縁膜に対する薬液処理を省略し、Cuの埋め込みにはめっき法を用いずにスパッタ・リフロー法を適用し、その後のCMP工程では、硫黄成分を除去した研磨液を用いた。

【0035】

その結果、得られたCu配線パターン上では、絶縁膜の剥離が発生しているのが認められた。剥離部分はCu配線パターンと絶縁性拡散防止層（例えば、SiN膜）の界面であり、前述したように、Cuと層間絶縁膜の体積変化の不整合から膜剥がれが生じたものと考えられる。異種材料を積層する限り、線膨張係数を同一にすることはできないが、できる限り近い値とすることにより、膜剥がれを抑制することはできるものと考えられる。

【0036】

これに対して、Cu配線中に含有する硫黄成分を100原子ppm以上とした。その結果、Cuの粒界等に不純物として硫黄が析出し、線膨張係数は $0.5 \times 10^{-5} \sim 1.5 \times 10^{-5} [K^{-1}]$ と小さくなるため、図8に示したような層間絶縁膜との線膨張係数差を起因とする膜剥がれは発生し難くなる。なお、弗素の場合も同様に、Cu配線中の濃度を100原子ppm以上とすれば良い。

【0037】

なお、Cu配線中の硫黄または弗素量を100原子ppm以上とするためには、Cu配線形成プロセスで混入した硫黄または弗素成分を除去してその濃度を制御する以外にも、硫黄または弗素を含有する処理液で、配線パターン溝の内面を処理することにより、または、配線パターン溝内以外のCu系金属層と導電性拡散防止層の部分を研磨・除去する工程において、硫黄または弗素含有する研磨液を用いることにより、実施することが出来る。

【0038】

あるいはまた、硫黄元素を添加したスパッタ・ターゲットを用いてシード層を成膜したり、原料ガスに硫黄元素を添加したCVD法によってシード層を形成した後、めっき法でCuを成膜することにより、制御性良く硫黄を混入させることが出来る。弗素の場合には、原料ガスに弗素元素を添加したCVD法によってシード層を成膜しておくことにより、Cu中に弗素を混入させることが出来る。

【0039】

以上のことから、銅硫黄化合物の生成による膜剥がれを防止する条件と、線膨張係数差による膜剥がれを防止するための条件を満足させるように、不純物であ

る硫黄または弗素成分の濃度を、C u 配線中において 1 0 0 原子 p p m 以上、1 原子% 以下に制御することにより、膜剥がれが生ずることなく、C u 系配線を形成することができる。

【 0 0 4 0 】

なお、図 6 は、低誘電率塗布膜と C u 系配線を組み合わせた半導体装置の製造プロセスの途中に、硫黄あるいは弗素成分の除去工程、具体的には C M P 後に N H₃ 溶液による処理を行い、硫黄および弗素成分の C u 配線中の濃度を 1 0 0 原子 p p m 以上、1 原子% 以下とした場合の多層配線を示す写真図である。

【 0 0 4 1 】

図 6 から、図 7 および図 8 に示すような C u 配線パターンの異常、膜剥がれは発生していないことがわかる。以上により、本発明は、C u 系配線の形成に有効であることは明らかである。

【 0 0 4 2 】

以下、本発明の種々の実施例を示す。

【 0 0 4 3 】

図 1 は、本発明の一実施例に係る、C u 多層配線を有する半導体装置の、ダマシーン C u 配線部分の形成方法を示す断面図である。

【 0 0 4 4 】

まず、図 1 (a) に示すように、トランジスタ (図示せず) 、トランジスタ上の絶縁膜 2 ' およびコンタクト・プラグ (図示せず) が形成された半導体基板 1 上に、気相化学成長 (C h e m i c a l V a p o r D e p o s i t i o n : C V D) 法やスパッタリング法あるいはスピン塗布法により、絶縁層 2 を形成する。

【 0 0 4 5 】

次いで、フォトリソグラフィ法とエッチング法を組み合わせ、図 1 (b) に示すように、所望の配線パターン溝 3 を絶縁層 2 に形成した後、必要に応じ不活性雰囲気中、水素を含む雰囲気中、または真空中において、2 0 0 ~ 5 0 0 ° C の熱処理を、あるいはアンモニア雰囲気中でのプラズマ処理やアンモニア溶液の処理を施す。これらの処理を行うことで、配線パターン溝 3 を含む絶縁層 2 表面

に硫黄あるいは弗素成分が残留していた場合にも、それらの表面濃度を例えば 100 原子 ppm 以上、1 原子% 以下とすることができる。

【0046】

次に、図 1 (c) に示すように、スパッタリング法や CVD 法によってバリアメタルとシード層を成膜し、めっき法を用いて Cu の埋め込みを行い、導電性拡散防止層 4 と Cu 層 5 を形成する。その後、必要に応じ、不活性雰囲気中、水素を含む雰囲気中、または真空中において、200～500℃の熱処理を施す。これによって、Cu 層 5 中に硫黄成分が残留していた場合にも、それらの含有率を例えば 100 原子 ppm 以上、1 原子% 以下とすることができる。

【0047】

Cu 中に、特に制御性良く硫黄を混入させたい場合には、硫黄元素を添加したスパッタ・ターゲットを用いてシード層を成膜したり、原料ガスに硫黄元素を添加した CVD 法によってシード層を形成してからめっき法で Cu を成膜しておくことによって、その後の熱工程で所望の硫黄濃度となる Cu 膜を得ることができる。

【0048】

また、弗素の場合も同様であり、原料ガスに弗素元素を添加した CVD 法によってシード層を成膜しておくことにより、Cu 中に弗素を混入させることが出来る。

【0049】

その後、図 1 (d) に示すように、化学機械研磨 (Chemical Mechanical Polishing) 法により配線パターン溝 3 内以外の部分の Cu 層 5 と導電性拡散防止層 4 を除去して、Cu 配線 6 を形成する。

【0050】

次に、必要に応じ、不活性雰囲気中、水素を含む雰囲気中、または真空中において、200～500℃の熱処理、あるいは、アンモニア雰囲気中でのプラズマ処理やアンモニア溶液の処理を施す。これらの処理を行うことで、Cu 配線パターン 6 や絶縁層 2 の表面に硫黄あるいは弗素成分が残留していた場合にも、それらの表面濃度を例えば 100 原子 ppm 以上、1 原子% 以下とすることができる。

【0051】

そして、図1(e)に示すように、CVD法等を用いてSiNやSiCといった、Cuの拡散係数が小さく、かつ硫黄や弗素成分の侵入を抑制することの可能な、例えばSiNからなる絶縁層7を形成することにより、1層目のCu配線層を形成することができる。

【0052】

以上のプロセスでは、Cuのシングルダマシーン配線を形成する例を挙げたが、本発明はこれに限るものではなく、デュアルダマシーン配線の場合にも同様に本発明を適用することが出来る。また、以上のプロセスを繰り返すことによって、図1(f)に示すようなCu多層配線の形成も可能である。

【0053】

実施例2

図2、図3、図4、および図5は、Cu配線としてダマシーン配線構造を有する半導体装置の製造プロセスを工程順に示すフローチャートである。

図2は、図1(b)に示すように、所望の配線パターン溝3を絶縁層2に形成した後、配線パターン溝3の内面を含む絶縁層2の表面に、硫黄成分または弗素成分が残留していた場合のプロセスを示す。この場合、弗素成分は、配線パターン溝3をCF系エッチングガスによりエッチングした時に、絶縁層2の表面に残留し、硫黄成分は、硫黄を含む処理液によりエッチング後の絶縁層2の表面を処理した時に、絶縁層2の表面に残留する。

【0054】

これに対し、配線パターン溝3の形成後、不活性雰囲気中、水素を含む雰囲気中、または真空中において、200～500℃の熱処理、あるいは、アンモニア雰囲気中でのプラズマ処理やアンモニア溶液の処理を施すことにより、硫黄あるいは弗素成分の表面濃度を例えば100原子ppm以上、1原子%以下とすることができる。

【0055】

図3は、図1(c)に示すように、めっき法により形成したCu層5中に、硫

黄成分が残留していた場合のプロセスを示す。即ち、めっき法によるCu層の成膜は、一般に硫酸銅溶液をメッキ液として行われるので、そのときに硫黄がCu層5中に残留する。

【0056】

これに対し、Cu層5の成膜後、不活性雰囲気中、水素を含む雰囲気中、または真空中において、200～500℃の熱処理を施すことによって、硫黄成分の表面濃度を例えば100原子ppm以上、1原子%以下とすることができる。

【0057】

図4は、図1(d)に示すように、CMPにより導電性拡散防止層4とCu層5を研磨除去し、配線パターン6を形成した後、Cu配線パターン6上や絶縁層2上に硫黄成分または弗素成分が残留していた場合のプロセスを示す。即ち、CMPは、過硫酸アンモニウムを含む研磨液を用いることがあるため、硫黄成分が研磨後の表面に残留し、また、研磨により絶縁膜2が露出するため、絶縁膜中に入り込んだCF系エッチングガス成分の弗素成分が問題となるのである。

【0058】

これに対し、CMPによるCu配線6の形成後、不活性雰囲気中、水素を含む雰囲気中、または真空中において、200～500℃の熱処理、あるいは、アンモニア雰囲気中でのプラズマ処理やアンモニア溶液の処理を施す。これらの処理を行うことによって、硫黄あるいは弗素成分の表面濃度を例えば100原子ppm以上、1原子%以下とすることができる。

【0059】

図5は、配線パターン溝3内面を含む絶縁層2表面に硫黄あるいは弗素成分が残留し、且つ、成膜したCu層5中に硫黄成分が残留し、且つ、Cu配線パターン6上や絶縁層2上に硫黄あるいは弗素成分が残留していた場合のプロセスを示す。

【0060】

これらの各工程後における硫黄および弗素成分の残留原因は、上述した通りである。これらの各工程後の除去工程もまた、上述した方法により実施することで、硫黄あるいは弗素成分を100原子ppm以上、1原子%以下とすることができる。

きる。

【0061】

【発明の効果】

以上、詳細に説明したように、本発明によると、半導体基板上に形成したCu系配線層を含む配線構造において、Cu系配線中で、400℃以上でCuと反応し、化合物を形成する元素である硫黄あるいは弗素成分の濃度を1原子%以下とすることによって、Cuパターンに異常反応部や異常成長部を発生することがなくなり、これらを起点とした膜剥がれの発生を効果的に防止することが出来る。

【0062】

また、Cu系配線中に含まれる硫黄あるいは弗素成分の濃度を100原子ppm以上とすることによって、Cuの線膨張係数を小さくし、これを起因とする膜剥がれの発生を防止することが出来る。

【0063】

このように、不純物である硫黄あるいは弗素成分の濃度を、上記の2条件を満足する100原子ppm以上1原子%以下に制御することにより、膜剥がれの発生しないCu系配線構造を容易に形成することが可能である。

【0064】

また、層間絶縁膜として、有機系塗布型絶縁膜や多孔質絶縁膜といった比誘電率3.0以下の低誘電率絶縁膜を用いた場合、エッチングガス等に曝された改質部分に硫黄成分を含む薬液を吸水し易く、ガス分子自体も吸収し易いことから、積層化工程が進むにつれて硫黄あるいは弗素とCuが反応して硫化銅化合物あるいは弗化銅化合物を形成し、パターン異常および膜剥がれを発生する可能性が高い。従って、本発明は、低誘電率絶縁膜を層間絶縁膜として用いたCu系多層配線構造の形成に対し、特に大きな効果を発揮することが出来る。

【図面の簡単な説明】

【図1】

本発明の一実施例に係る、Cu多層配線を有する半導体装置の、ダマシーンCu配線部分の形成方法を示す断面図。

【図2】

Cu配線としてダマシーン配線構造を有する半導体装置の製造プロセスを工程順に示すフローチャート

【図3】

Cu配線としてダマシーン配線構造を有する半導体装置の製造プロセスを工程順に示すフローチャート

【図4】

Cu配線としてダマシーン配線構造を有する半導体装置の製造プロセスを工程順に示すフローチャート

【図5】

Cu配線としてダマシーン配線構造を有する半導体装置の製造プロセスを工程順に示すフローチャート

【図6】

本発明の方法により形成したCu多層配線構造の、硫化銅化合物の形成が無く、膜剥がれも起きていない状態を示す写真。

【図7】

従来の方法により形成したCu多層配線構造の、硫化銅化合物が形成され、膜剥がれも起きている状態を示す写真。

【図8】

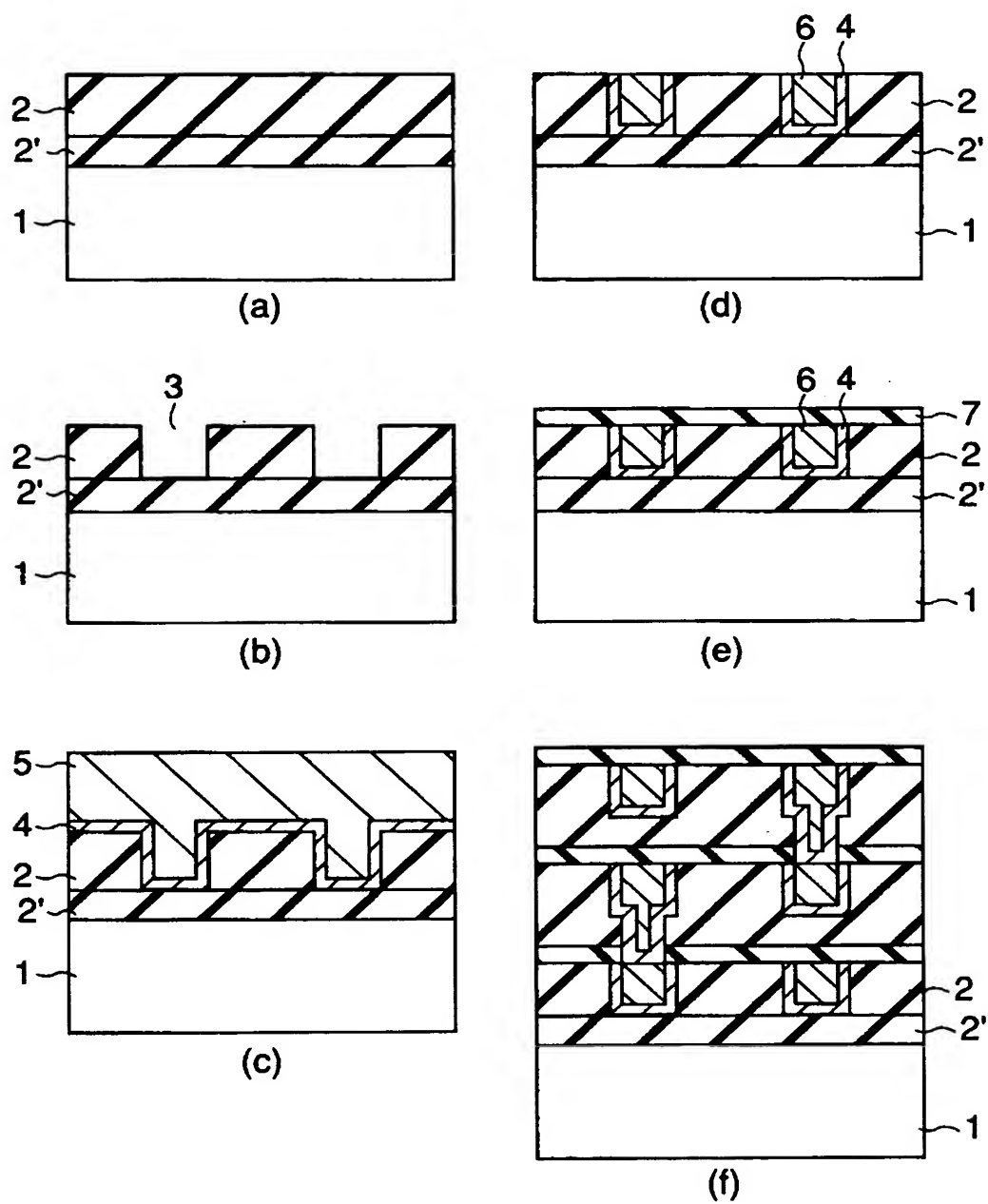
可能な限り製造プロセス中の硫黄成分を除去する方法で形成したCu多層配線構造の、Cuと低誘電率絶縁膜の線膨張係数の不整合により膜剥がれを起こした状態を示す写真。

【符号の説明】

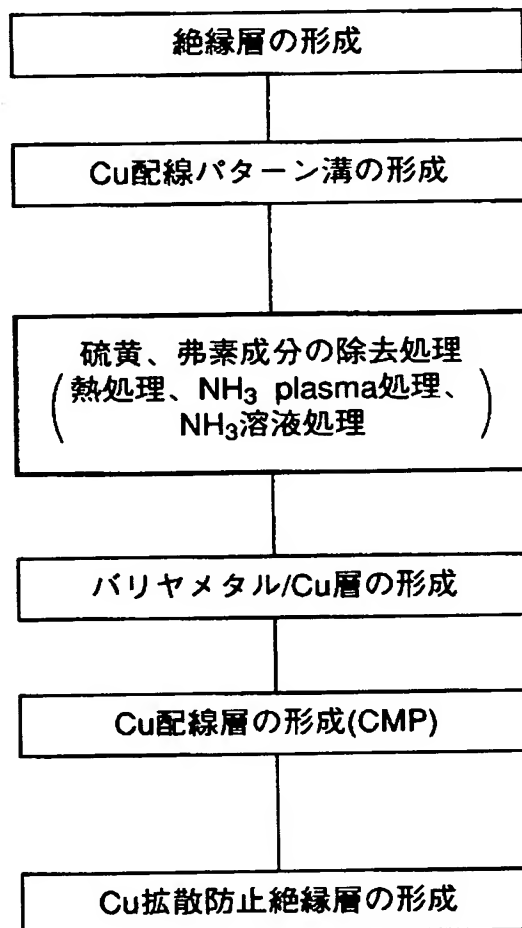
- 1…半導体基板
- 2…絶縁層：
- 3…配線パターン溝
- 4…導電性拡散防止層
- 5…Cu層
- 6…Cu配線
- 7…絶縁性拡散防止層

【書類名】 図面

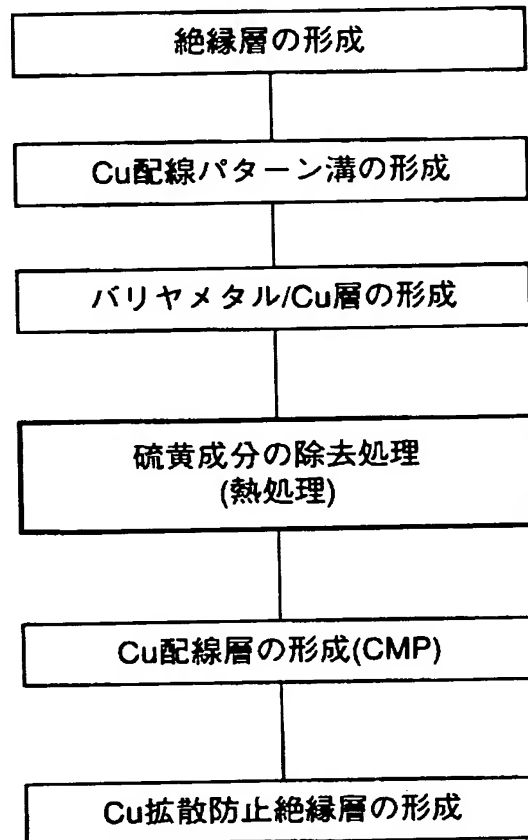
【図 1】



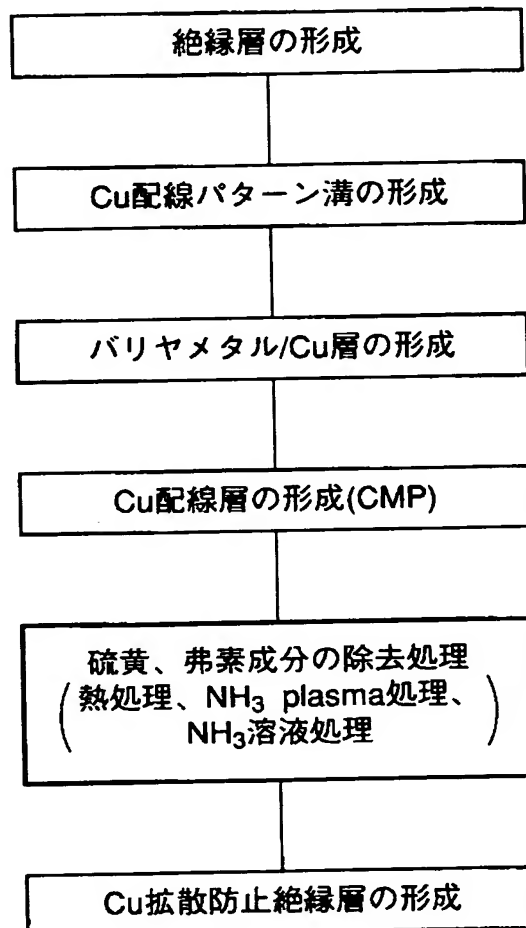
【図2】



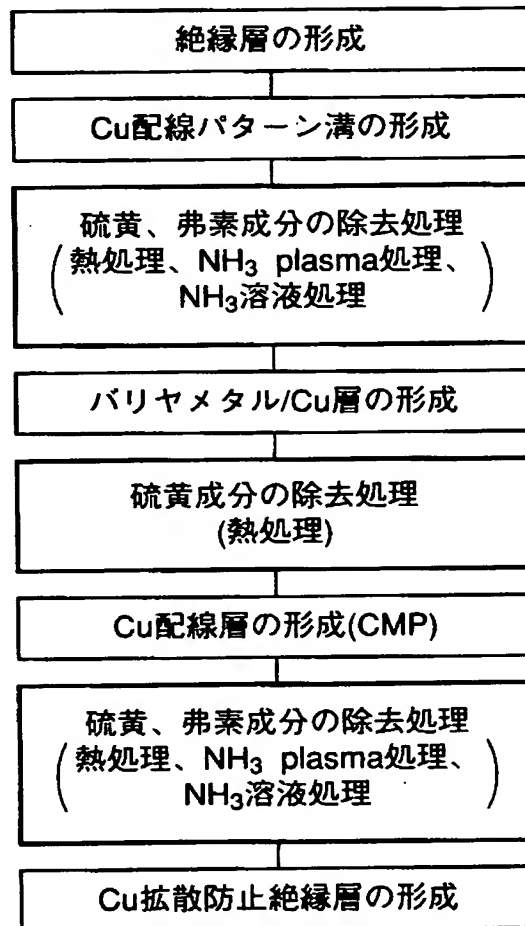
【図 3】



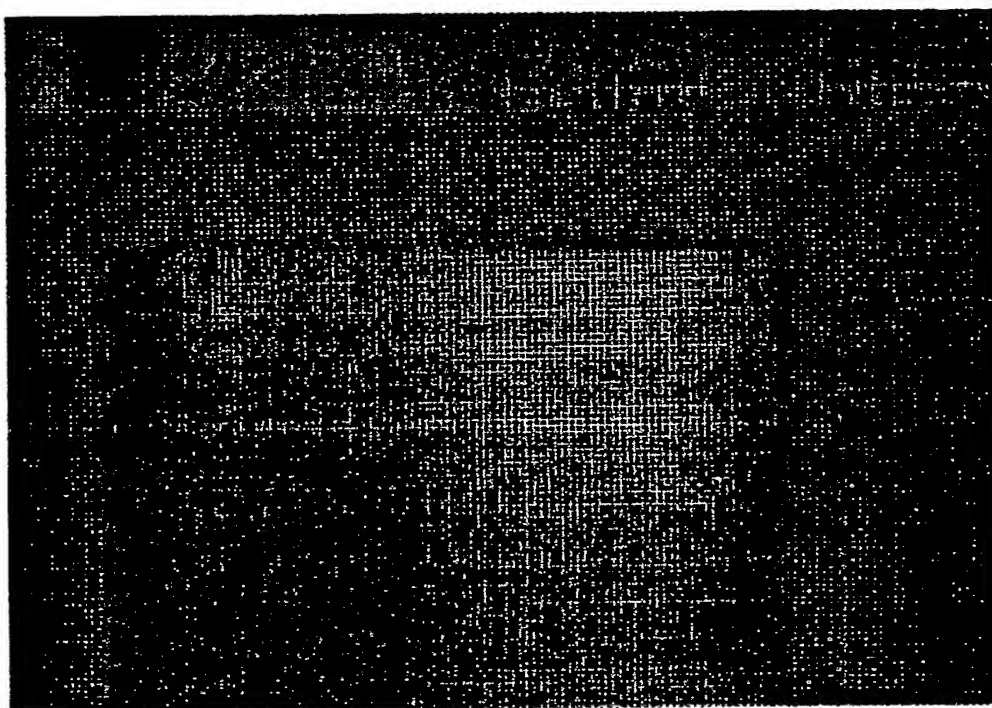
【図4】



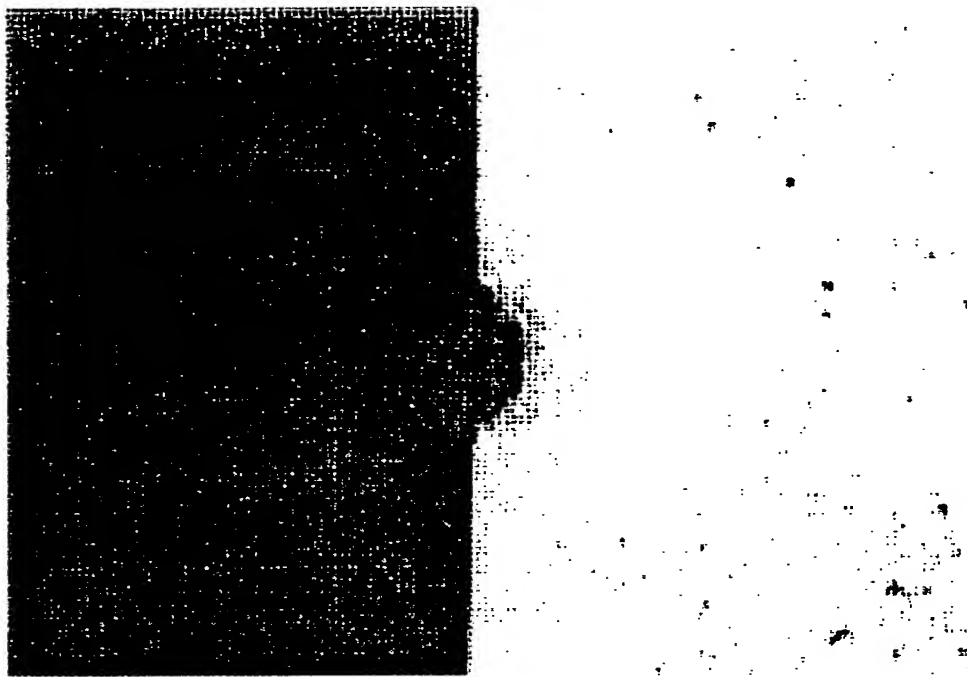
【図 5】



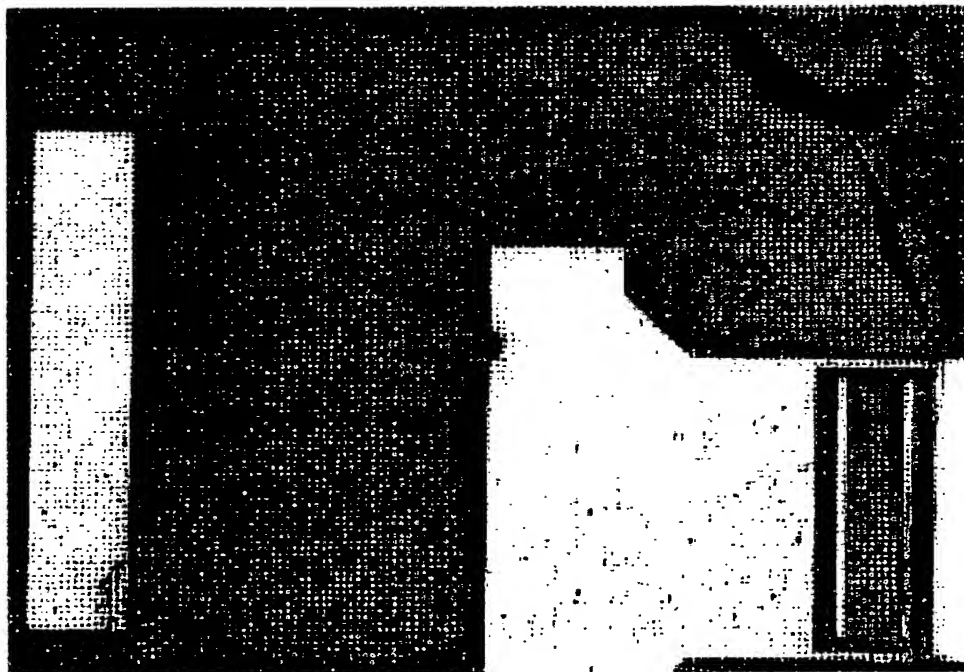
【図6】



【図 7】

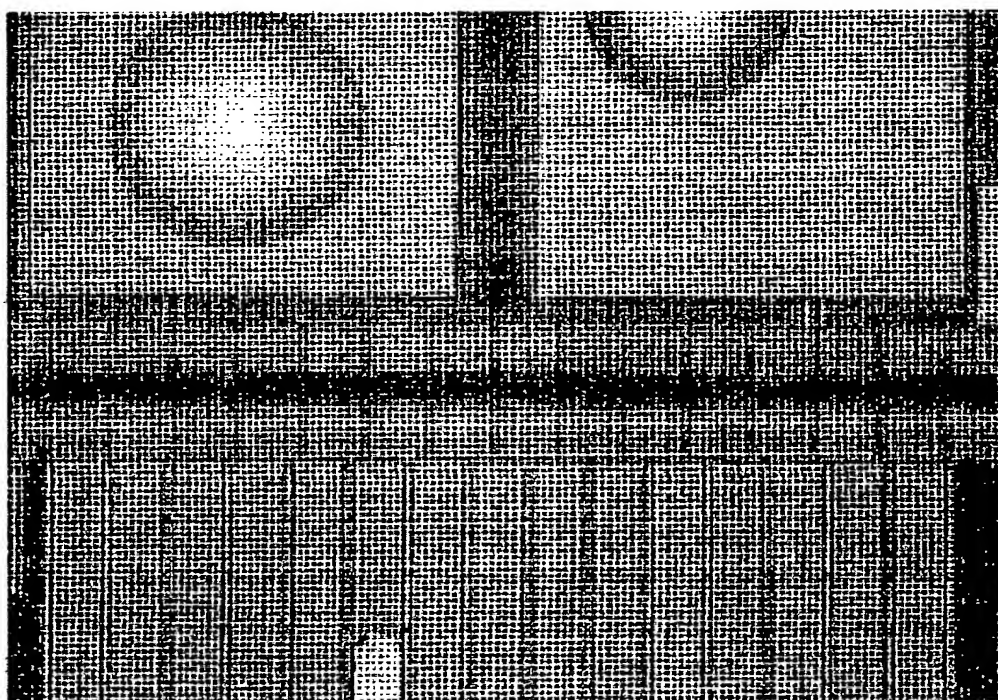


(a)



(b)

【図 8】



【書類名】 要約書

【要約】

【課題】 配線周囲の絶縁膜が剥がれる現象が生じることのないCu系配線を備える半導体装置およびその製造方法を提供すること。

【解決手段】 半導体基板（１）上に形成された絶縁層（２）と、この絶縁層（２）に形成された配線パターン溝（３）と、この配線パターン溝（３）の内面に形成された導電性拡散防止層（４）と、内面に導電性拡散防止層（４）が形成された配線パターン溝内に形成されたCu系配線（６）とを具備し、前記Cu系配線（６）の硫黄の含有量は、１００原子ppm以上、１原子％以下、であることを特徴とする。

【選択図】 図１

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 神奈川県川崎市幸区堀川町72番地
氏 名 株式会社東芝
2. 変更年月日 2001年 7月 2日
[変更理由] 住所変更
住 所 東京都港区芝浦一丁目1番1号
氏 名 株式会社東芝